

Generovanie testov pre kombinačné obvody

Princíp - určenie takej vstupnej kombinácie, pri ktorej sa predpokladaná porucha prejaví zmenou hodnoty na výstupe obvodu.

Rozdelenie metód podľa

- spôsobu reprezentácie testovaného obvodu**
 - pravdivostná tabuľka**
 - algebraický výraz**
 - logická schéma**

- spôsobu vytvárania úplného testu**
 - podľa jednotlivých porúch**
 - test celého obvodu**

- možnosti použitia hierarchického postupu**

- vhodnosti pre rozsiahle systémy**

Predpokladom úspešnosti riešenia je znalosť štruktúry obvodu bez ohľadu na to, či funkcia obvodu je vyjadrená pravdivostnou tabuľkou, algebraickým výrazom alebo schémou.

Intuitívne scitlivenie cesty

Vychádza z logickej schémy

Cesta - postupnosť vodičov a logických členov v schéme, ktorá začína a končí vodičom a v ktorej každé dva po sebe nasledujúce členy sú spojené vodičom.

Cesta je citlivá vtedy, ak je schopná prenášať zmeny logických hodnôt zo svojho začiatku na koniec.

Blokovanie citlivej cesty môže len logický člen.

Člen AND (NAND) blokuje citlivú cestu, ak na niektorom z ďalších jeho vstupov je hodnota 0.

Člen OR (NOR) blokuje citlivú cestu, ak na niektorom z ďalších jeho vstupov je hodnota 1.

Člen NOT resp. XOR neblokuje citlivú cestu (iba ak by bol v poruche).

Postup:

- 1. privedenie hodnoty 1 (0) do miesta poruchy t_0 (t_1)**
- 2. zostavenie citlivej cesty z miesta poruchy na primárny výstup**
- 3. odvodenie hodnôt na primárnych vstupoch**

Obvody bez rozvetvenia - jednoznačný postup

s rozvetvením - možnosť postupu po viacerých cestách

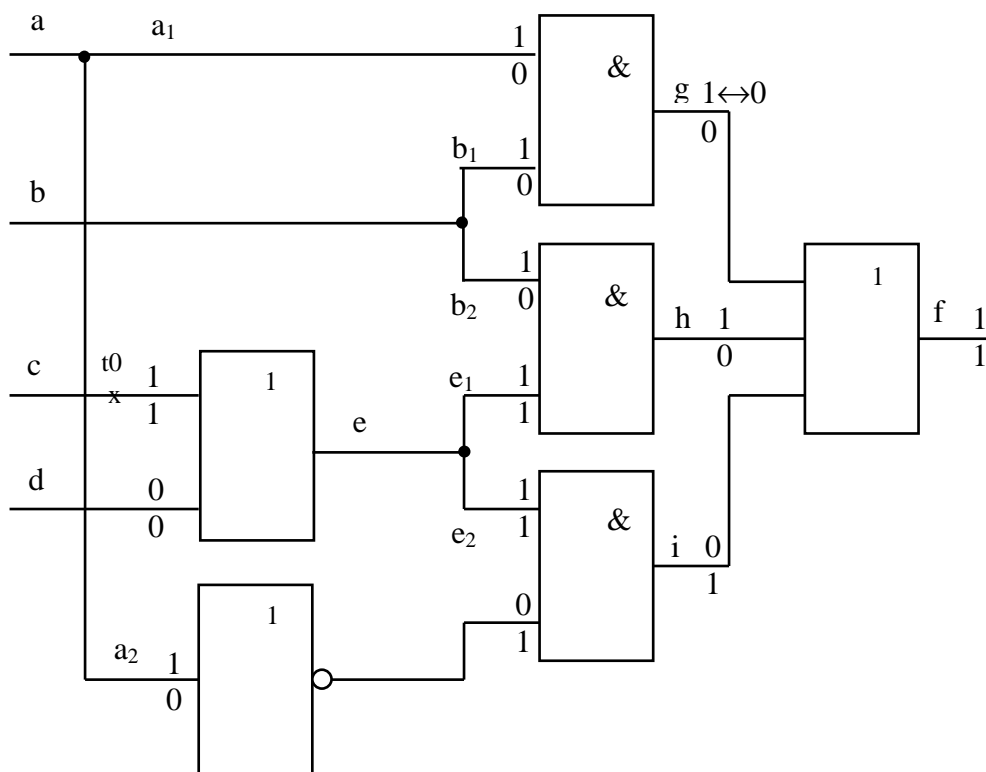
možnosť vzniku protichodných požiadaviek

možnosť scitlivenia viacerých ciest naraz

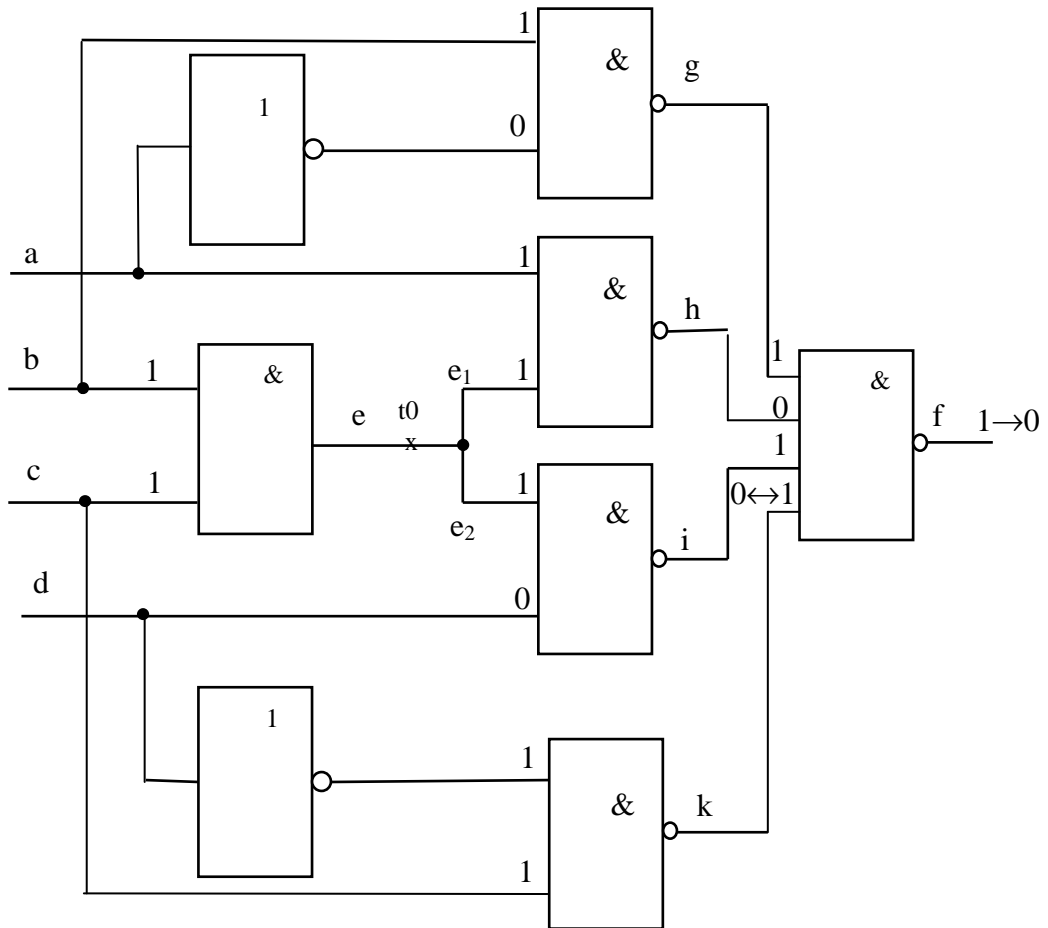
rekorvergentné (zbiehajúce sa) cesty

vzájomné blokovanie rekorvergentných ciest

Príklad neúspešného a úspešného scitlivenia cesty z vodiča c na výstup



Príklad poruchy vyžadujúcej scitlivenie dvoch ciest súčasne –
 obr. 2.4



Príklad vzájomného blokovania rekonvergentných ciest

