

Simulácia testov

1. Pojem simulácia testov – chovanie testovaného obvodu počas testu

2. Úlohy - kontrola platnosti odoziev

- určovanie diagnostického pokrytia

- určovanie možnosti vzniku poruchových preskokov

- kontrola redundantnosti

3. Model testovaného obvodu – reaguje na podnety privedené na jeho vstup rovnako ako originál

4. Simulácia:

ručná - podľa schémy – prácna

fyzikálna - reálny model – problémy s implikovaním porúch, zmenou parametrov
nemožnosť kontroly vzniku poruchových preskokov

číslícová simulácia – model –vlastná simulácia - vyhodnotenie

Tabuľkový model - tabuľka prvkov

- tabuľka spojov

- knižnica typov prvkov

Jednotný interpretačný program

Kompilovaný model - súbor podprogramov

Jazyky:

vyššie programovacie jazyky FORTRAN, ALGOL, PASCAL,

Jazyk symbolických inštrukcií

všeobecné simulačné jazyky SIMGCRIPPT, GPSS, SIMULA

jazyky pre číslicovú simuláciu – SIMLOG, LOGSIM

Zadávanie symbolickým jazykom – vnútorná reprezentácia - tabuľkový model

Realizácia: Tab. model – selektívna simulácia, iba v oblasti zmien signálov

Kompilovaný model – paralelná simulácia

Kontrola úplnosti testov

- deduktívna kontrola: zisťuje poruchy na citlivých cestách

- injekcia porúch: v slovách sa vkladajú injektované poruchy

Model TO - izomorfný s modelovaným objektom t.j. reaguje na podnety privedené na jeho vstup rovnako ako originál

- reálny obvod na doske – fyzikálna simulácia
- počítačový model – číslicová simulácia

Reálny model

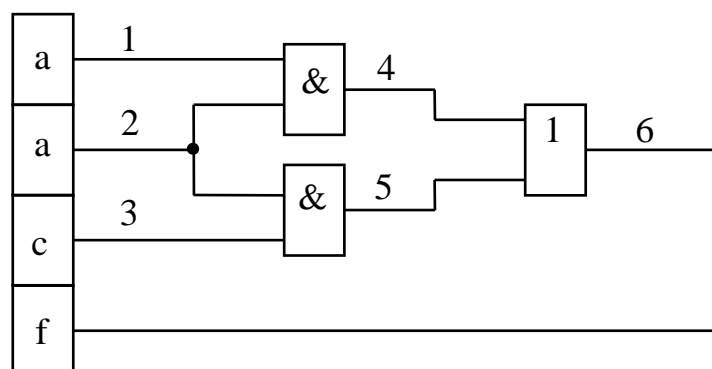
- najpresnejší (zohľadňuje reálne podmienky)
- obvod neumožňuje injekciu porúch a zmenu parametrov (oneskorení) pri kontrole poruchových preskokov
- komplikovaná realizácia zmien
- nákladná realizácia a niekedy ani nemožná (najmä pre injekciu porúch resp. zmenu parametrov)
- zriedkavé použitie

Počítačový model:

- nižšia presnosť (iné podmienky než realita)

Časti simulácie: vytváranie modelu
vlastná simulácia
vyhodnotenie výsledkov

Konektor

Obr. 2.25
Simulovaný obvod

Tab. 2.39

Tabuľka prvkov

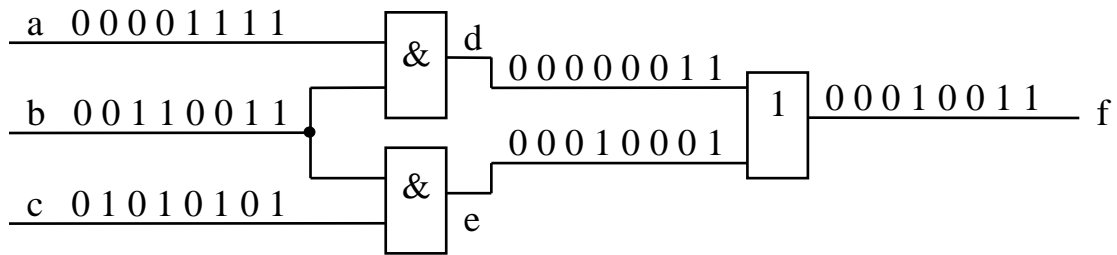
Adresa	Meno	Typ	Vstupy		Výstupy		Oneskorenie
			Počet	Adresy	Počet	Adresy	
a1	C01	AND	2	b1, b2	1	b4	30
a2	C02	AND	2	b2, b3	1	b5	30
a3	C03	OR	2	b4, b5	1	b6	30
a4	K01	KON	1	b6	3	b1,b2,b3	0

Tab. 2.40 Tabuľka spojov

Adresa	Meno	Výstupy	Vstupy
b1	1	a4	a1
b2	2	a4	a1,a2
b3	3	a4	a2
b4	4	a1	a3
b5	5	a2	a3
b6	6	a3	a4

Tab. 2.41 Knižnica typov logických členov

Typ	AND	OR
Vstupy	0 0 1 1 0 1 0 1	0 0 1 1 0 1 0 1
Výstup	0 0 0 1	0 1 1 1



Obr. 2.26
Paralelná simulácia funkcie obvodu

Model obvodu realizovaný programom

- LDA a ; zavedenie obsahu adresy a do zhromažďovača
- AND b ; logický súčin jednotlivých bitov zhromažďovača s príslušnými bitmi obsahu adresy b ($\langle z \rangle \wedge \langle b \rangle$)
- STA d ; uloženie obsahu zhromažďovača na adresu d
- LDA b ; zavedenie obsahu adresy b do zhromažďovača
- AND c ; logický súčin $\langle z \rangle \wedge \langle c \rangle$
- OR d ; logický súčet $\langle z \rangle \vee \langle d \rangle$
- STA f ; uloženie obsahu zhromažďovača na adresu f

Zisťovanie poruchových preskokov

$x_1 \omega x_2$ ak $x_1 \equiv x_2 \Rightarrow \omega \equiv x_1 \equiv x_2$ v opačnom prípade $\omega = U$

$0 \cdot U = 0$, $0 + U = U$, $1 \cdot U = U$, $1 + U = 1$, $\bar{U} = U$